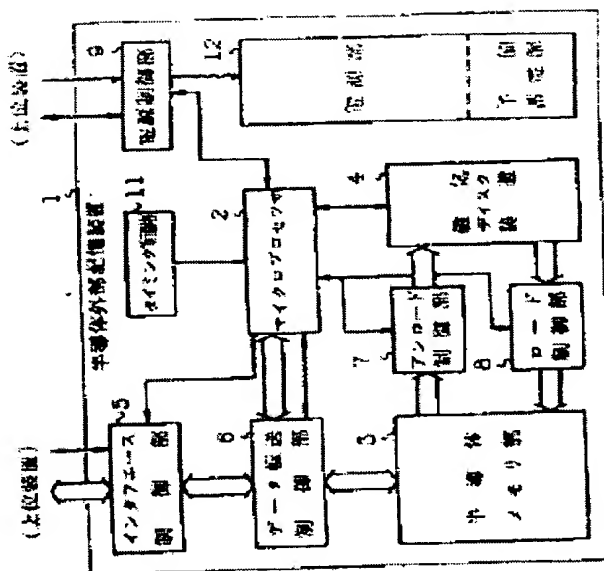


Patent number:	JP60045857
Publication date:	1985-03-12
Inventor:	YUZAWA IZUMI
Applicant:	HITACHI LTD
Classification:	
- international:	G06F1/00
- european:	G06F12/16
Application number:	JP19830154441 19830824
Priority number(s):	JP19830154441 19830824

Abstract of JP60045857

air data by single device room.

CONSTITUTION:When the drop-out of the power supply of a system is detected, a microprocessor 2 actuates the reading circuit of a semiconductor memory part 3 of an unloading control part 7 by an unloading interruption indication to prepare for reading. At the same time, a magnetic disk device 4 performs positioning to an index. The first sector ID part (track and sector number) is read out of the part 3, and its normalcy is confirmed. Then a sector component of a disk is read out and then written. The same action is repeated until the final track, and the data within the memory 3 are divided into each fixed sector data length of the disk to read out all data of the memory 3. A flag is written to the control sector part of the disk to secure that the data is unloaded correctly on the disk. Then the power supply is cut off. In the case of a service interruption, the working is maintained with use of a spare accumulator part.



2005/10/19

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-45857

⑬ Int. Cl.⁴

G 06 F 12/16
1/00

識別記号

1 0 2

庁内整理番号

7922-5B
6913-5B

⑭ 公開 昭和60年(1985)3月12日

審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 半導体ファイルのデータ保持方式

⑯ 特 願 昭58-154441

⑰ 出 願 昭58(1983)8月24日

⑱ 発 明 者 湯 沢 泉 小田原市国府津2880番地 株式会社日立製作所小田原工場内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 磯村 雅俊

明 細 書

1. 発明の名称 半導体ファイルのデータ保持方式

2. 特許請求の範囲

(1) 半導体記憶素子で構成された揮発性メモリ、該揮発性メモリと同等以上の容量を備えた不揮発性メモリ、該不揮発性メモリと上記揮発性メモリ間のデータ伝送を制御する回路、上位装置とのインタフェースを制御する回路および上位装置の電流状態を検出して上記揮発性メモリに記憶された全データを上記不揮発性メモリに退避し、復元する時点を判別し、書き込み/読出し制御を行う手段を有することを特徴とする半導体ファイルのデータ保持方式。

(2) 前記書き込み/読出し制御手段は、データを退避または復元する際に、揮発性メモリの対上位インタフェース・フォーマットと不揮発性メモリの物理フォーマット間の変換を行つて、該不揮発性メモリにはセクタ状に書き込むことを特徴とする特許請求の範囲第1項記載の半導体ファイルのデータ保持方式。

タ保持方式。

(3) 前記書き込み/読出し制御手段は、データを退避または復元する際に、揮発性メモリの対上位インタフェース・フォーマットのまま書き込み/読出しを行い、不揮発性メモリには螺旋状に書き込むことを特徴とする特許請求の範囲第1項記載の半導体ファイルのデータ保持方式。

3. 発明の詳細な説明

(発明の利用分野)

本発明は、半導体ファイルのデータ保持方式に関し、特に高速アクセス化と揮発性対策が可能な半導体ファイルのデータ退避・復元方式に関するものである。

(発明の背景)

外部記憶装置(以下ファイルと記す)の記録媒体としては、従来より、磁気ディスク、磁気ドラムおよび磁気テープ等のメモリ媒体が使用されてきたが、これらは回転時間や位置決め時間のため半導体メモリから成るメイン・メモリに比べて5桁程度アクセス時間が長く、この間のアクセス・

ギャップをどうして埋めるかが問題となっていた。

そこで、ファイルの記録媒体として、ランダム・アクセス型の半導体メモリ素子を使用する試みが、半導体メモリ素子の急激な大容量化、低価格化に加え、ファイルに対する高速アクセス化の要求により徐々に実現されつつある。

しかし、半導体メモリ素子には、電源断時、内容データが揮発するという欠点があり、この対応策として各種のデータ保持方式が考えられている。

従来のデータ揮発性ファイルのデータ保持方式は、電源断時に、中央処理装置の指令により揮発性ファイルの内容の一部を不揮発性メモリに記憶するものであった。

第1図は、従来の揮発性ファイルのデータ保持方式の説明図である。第1図において、10は中央処理装置（以下CPUと記す）、20、21はチャネル装置（CHL）、30、31はファイル制御装置（IOC）、40はデータ揮発性ファイル、41はデータ不揮発性ファイルである。

一般に、データ揮発性ファイル40の内容は、

更新後のデータを保持するという方法が採用できない。

（発明の目的）

本発明の目的は、このような従来の問題を解決し、揮発性メモリ素子を用いたファイルに、装置単独で全データの退避機能を具備させ、ほぼ不揮発性ファイルと同時に扱うことができるようにした半導体ファイルのデータ保持方式を提供することにある。

（発明の概要）

本発明による半導体ファイルのデータ保持方式は、半導体記憶素子で構成された揮発性メモリ、該揮発性メモリと同等以上の容量を備えた不揮発性メモリ、該不揮発性メモリと上記揮発性メモリ間のデータ伝送を制御する回路、上位装置とのインタフェースを制御する回路および上位装置の電源状態を検出して上記揮発性メモリに記憶された全データを上記不揮発性メモリに退避し、復元する時点を判別し、書き込み／読み出し制御を行う手段を有することに特徴がある。

バックアップ用のシステム・プログラムにより制御単位で読出され、一旦ファイル制御装置30、チャネル装置20を経由してCPU10内に取込まれた後、別のチャネル装置21、ファイル制御装置31を経由してデータ保持用のデータ不揮発性ファイル41に書込まれる。

しかし、第1図の方式では、データを退避する際に、多数の装置および経路を使用するため、ファイル40の容量が増加するに伴ってシステムのオーバーヘッドも増加するという欠点がある。

また、停電時に揮発性メモリ部のデータを不揮発性メモリ部に退避させる発明もあるが（特開昭49-24050号公報、特開昭55-4651号公報参照）、いずれも再開スタート時に必要な最小限のデータを退避させることにとどまり、全データの退避ではないため、最新データの喪失量が多い。また、すべてCPUからの指示により退避しており、揮発性ファイル独自の判断でデータの退避ができないので、CPUとの通信がなくなつたときに最新データを退避させて、できるだけ多く、

（発明の実施例）

第2図は、本発明の一実施例を示す半導体ファイルの内部ブロック図である。

第2図において、1は半導体ファイル、2は半導体ファイルを管理するマイクロプロセッサ、3はユーザ・データが保存される半導体メモリ部、4はバックアップ用磁気ディスク、5は上位制御装置と接続するインタフェースの制御部、6は上位装置とのデータ転送制御部、7は半導体メモリ部3のデータを磁気ディスク4に退避する制御を行うアンロード制御部、8は退避の逆にデータのメモリ上への復元を制御するロード制御部、9は電源制御部、12はファイル全体に電力を供給すると共に、予備の蓄電部を含む電源部、11はタイミング回路である。また、矢印の単線は制御信号線を示し、矢印の太線はデータ線を示し、矢印の曲線は電源線を示している。

半導体メモリ部3は複数のファイル・ボリュームより構成され、各々のボリュームは上位装置から使用するソフトインタフェースにより論理的

に分割されている。例えば、磁気ディスクに合わせたトラック分割にされる。また、磁気ディスク装置4は、半導体メモリ部3と同等以上の容量を有し、各トラックはN個の固定長セクタに分割されており、各セクタはID部（位置識別情報部）とデータ部とギャップから構成されている。

さて、本発明の一例として、データ退避（アンロード）動作の開始点がシステム電源断時である場合の制御シーケンスを、第3図により説明する。但し、この図では異常状態発生時における処理が省略されている。

まず、システムの電源が落ちた時、電源制御部9はこれを検出すると、マイクロプロセッサ2に通知しアンロード動作の開始を指示する（ステップ51、52）。マイクロプロセッサ2はこの通知を契機として、まず磁気ディスク装置4の電源を投入し、定常回転に達するまで待ち、リゼロ動作によりシリンダ番号0、トラック番号0へリード/ライト・ヘッドを位置付ける（ステップ53、54、55）。マイクロプロセッサ2は、次にアン

ロード制御部7の半導体メモリ部3のリード回路を起動して、メモリ先頭アドレスからのリード準備を行わせると共に、磁気ディスク装置4ではインデックスへの位置決めを行う（ステップ56、57）。インデックス位置決め後は、最初のセクタのID部をまず読出し、該ID部の正常性を確認する（ステップ58、59）。セクタの正常性を確認後、半導体メモリ部3中のデータは磁気ディスクの1セクタ分（固定長）リードされ、該ディスク上の該セクタのデータ部へライトされる（ステップ60）。この動作は、磁気ディスク4の媒体回転に従い1トラック中Nセクタ回繰返され、その後、次トラックにスイッチして再度、同一動作が繰返される（ステップ62、63、64）。また、磁気ディスク4のシリンダ内、最終トラックを処理した場合は、次トラック・スイッチの代わりに次シリンダへシークする動作が行われる（ステップ63、65）。以上に述べた、メモリ内のデータを磁気ディスクの固定セクタ・データ長に分割し、シーケンシャルにアンロードする動作は、半導体

メモリ部3の全データをリードするまで繰返され、全データをリード完了したら、アンロード制御部7内のメモリ・リード回路を停止させる（ステップ61、66）。これで、半導体メモリ部3に存在したユーザ・データは総て磁気ディスク装置4内に退避されたが、次に該ディスク上に正しくアンロードされたデータが有ることを保障するアンロード完了フラグを、該磁気ディスク装置4上の制御セクタ部へ書込む（ステップ67）。以上で磁気ディスク4は不要となり、電源が切断される（ステップ68）。マイクロプロセッサ2はアンロード完了信号を電源制御部9へ通知し、該電源制御部9は電源切断の報告を上位装置へ報告すると同時に、装置1全体の電源を切断する（ステップ69、70）。これで、アンロード・シーケンスが完了する。尚、この電源断の原因が停電の場合、電源制御部9が電源部12内の予備蓄電部の電力を用いて前記動作を保持する。

このシーケンスで特徴のある点は、半導体メモリ部3のデータ・フォーマットを全く意識せず、

退避媒体である磁気ディスクの物理フォーマットに従ってメモリを分割し、データを退避することである。

第4図は、半導体メモリ部のフォーマットおよび内蔵磁気ディスクのトラック・フォーマットを説明する図である。

第4図(a)に示す様に、半導体メモリ部3は上位装置からHA部、カウント部、キー部、データ部等から成る可変長フォーマット（ソフトインタフェース・フォーマット）で使用されるが、アンロード時は、第4図(b)のように、メモリ部3は内蔵磁気ディスクの固定セクタ長に等分され（ディスク・インタフェース・フォーマット）、シーケンシャルにディスク上へ書込まれる。このアンロード動作は、メモリ部3の全セクタをディスクに書込んだ時点で終了となる。

第4図(a)のHA（Home Address）部にはトラックの位置が記憶されており、カウント部にはレコードの位置（何番目のレコードか）とレコード長（可変長であるから）が記憶され、キー部には

ユーザがこのキー・データをもとにしてユーザ・データを検索するための情報が記憶される。そして、1個のH A部に対して複数のレコード(カウント部とデータ部)が連続して記憶される一方、キー部は必要に応じて任意の位置に設けられる。

第4図(b)には、磁気ディスクの固定セクタ・データ部に分割された半導体メモリ部3のデータが示されており、分割された各データは第4図(c)(d)に示すように、各トラックごとにインデックスの後に連続するセクタ番号0〜 $(N-1)$ のデータ部に格納される。I D部には、トラック番号、セクタ番号等が記憶されている。

第5図は、データ復元動作のフローチャートである。

ロード・シーケンスはシステム電源の投入を契機として開始され、この時のデータの流れが磁気ディスク4から半導体メモリ部3である点を除くと、アンロードの場合とほぼ同一である。

但し、ロードの開始条件として、アンロード完了フラグ=1を使用する点が異なっている。

先ず、上位装置から電源制御部9に電源投入の通知があると、電源制御部9からマイクロプロセッサ2へロード開始の通知が行われる(ステップ71, 72)。マイクロプロセッサ2は、磁気ディスク装置4の電源を投入し、定常回転に達したとき、アンロード完了フラグをディスク上の制御セクタ部から読出し、フラグ内容が"1"であることを識別して確実に半導体ファイル・データが退避されていると判断し、ロードを開始する(ステップ73, 74, 75)。先頭シリンダのトラックに位置付けた後、ロード制御部8の半導体メモリ部ライト回路を起動し、メモリ部3への書き込み準備を行わせる(ステップ76, 77)。次に、磁気ディスクのインデックス位置付けしてI D部を読出し1セクタ分だけリードし、それを半導体メモリ部3にライトする(ステップ78〜81)。これを各セクタに繰返して行い、トラック内の最終セクタが終つたならば、次のトラックにスイッチし、シリンダ内の最終トラックが終つたならば次のシリンダにシークを行う(ステップ83〜86)。

全データのロードを完了したならば、ロード制御部8内のメモリ・ライト回路を停止させた後、磁気ディスク装置4の電源を切断し、電源制御部9にロード完了を通知する(ステップ82, 87〜89)。

上位装置は、電源制御部9からロード完了通知を受けると、ファイルのアクセスが可能であることを知り、必要に応じてデータのアクセスを行う。

なお、第4図の実施例において、ロードとアンロード動作時に、フォーマット変換を行つていますが、フォーマット変換を行わずに、半導体のフォーマットのままデータをディスクに退避できれば、ロード、アンロード動作が高速に行える。

次に、上記退避動作を可能にする磁気ディスクの書き込み方法について説明する。

第1図は、磁気ディスクのらせん状書き込み方法を示す図である。

膨大なデータを記憶する場合に、安価な大容量記憶装置としてデータをシリアルに記録する磁気ディスク装置が実用化されてきている。この磁気

ディスク装置は、データをらせん状にシリアルに書き込むため高速な書き込み及びアクセスが可能である。第6図に示すように、ディスク円板15にデータトラック13をヘッドを連続的に徐々に移動させることにより螺旋状に情報を記録する。ただこの装置では、通常の同心トラックを複数記録するセクタ状の磁気ディスク装置と異なり、再書き込みが直ちにデータ破壊につながるため、これに対する保護手段が必要となる。

そこで、通常は、第7図に示すように、I D部およびデータ部(D A T A)にはそれぞれE C C部を付加し、また回転変動吸収用のギャップ部Gを設けている。しかし、E C C部を付加すれば、第4図(a)に示す半導体メモリ部のフォーマットでも差し支えないので、半導体メモリ部のフォーマットと同一にすれば、退避時、復元時にフォーマット変換が不要となる。このディスクへの記録は、ヘッドの移動が螺旋状であり、外側から徐々に内方に向うだけであるため制御が簡単であり、かつ高速転送が可能である。

なお、フォーマット変換してセクタ状に書き直してもよいのは勿論である。

(発明の効果)

このように、本発明では、内蔵の不揮発メモリとして磁気ディスクを使用できる。

更に、ロード／アンロードの開始は、上位装置からのコマンドによつても可能である。また、再び書き込み自在な光ディスク装置によつても使用することができる。

実施例では、システム電源断時にデータを退避させる場合を例にとつて説明したが、本発明ではファイル装置が独自の判断によりデータの退避ができるので、種々の時点でこれを行うことができる。例えば、ファイル装置でCPUの動作を一定時間監視し、CPUからの通信が途絶えたとき、全データを退避することによつて、CPUにより更新された最新データをディスクに蓄積することができる。また、システムの仕事が終了したとき、CPUからの指令により全データをディスクに退避させることも可能である。

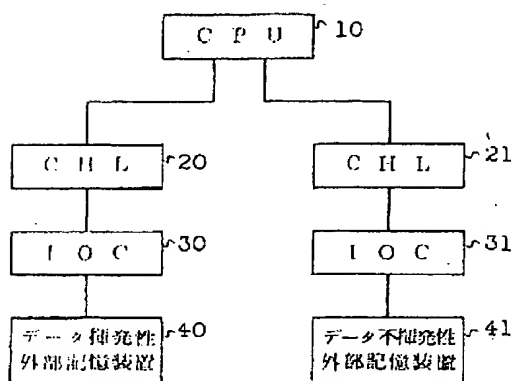
4. 図面の簡単な説明

第1図は従来の揮発性ファイルのデータ保持方式を示す図、第2図は本発明の一実施例を示す半導体ファイルの内部ブロック図、第3図は第2図におけるデータ退避動作のフローチャート、第4図は半導体メモリ部のフォーマットと磁気ディスクのトラック・フォーマットの変換を示す図、第5図は第2図におけるデータ復元動作のフローチャート、第6図はディスクのらせん状データ書き込み方法を示す図、第7図は第6図に示したディスクのフォーマット図である。

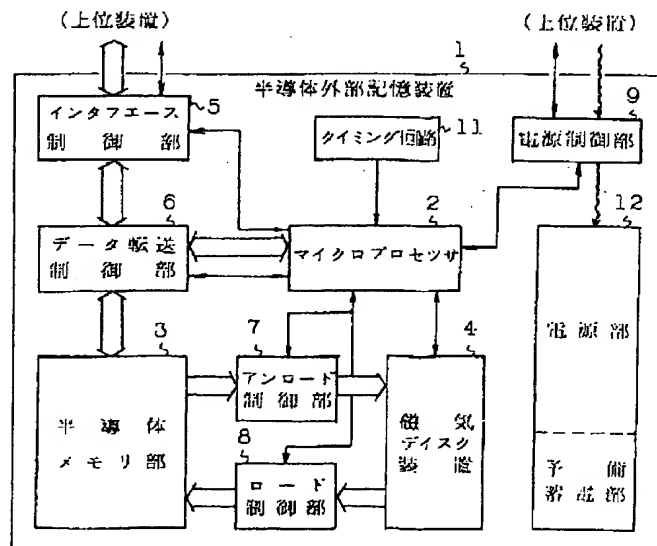
1：半導体ファイル、2：マイクロプロセッサ、3：半導体メモリ部、4：磁気ディスク装置、5：インタフェース制御部、6：データ転送制御部、7：アンロード制御部、8：ロード制御部、9：電源制御部、10：電源部、11：タイミング回路。

特許出願人 株式会社日立製作所
代理人 弁理士 磯村雅俊

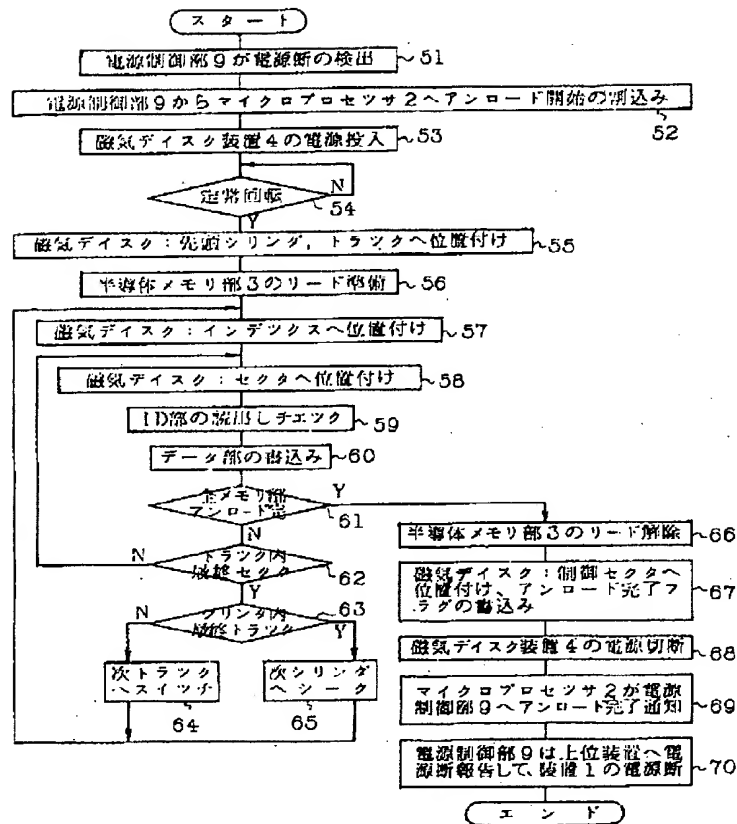
第 1 図



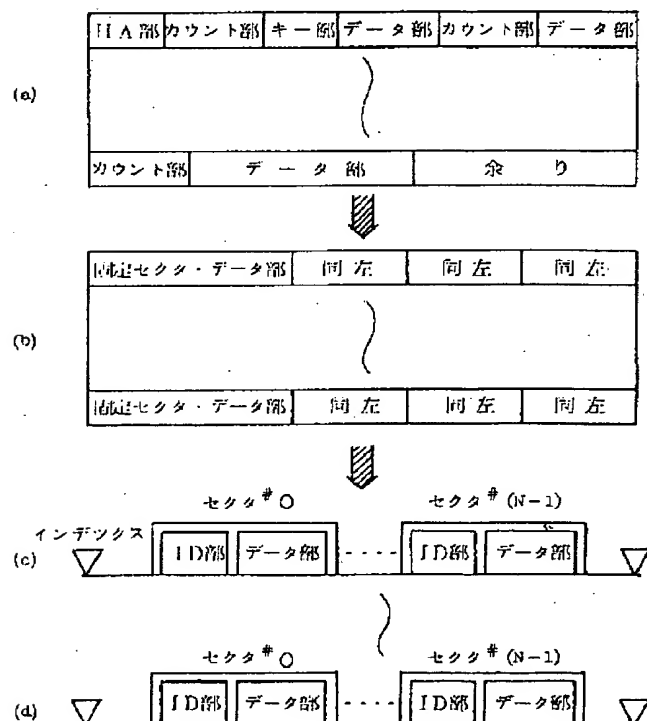
第 2 図



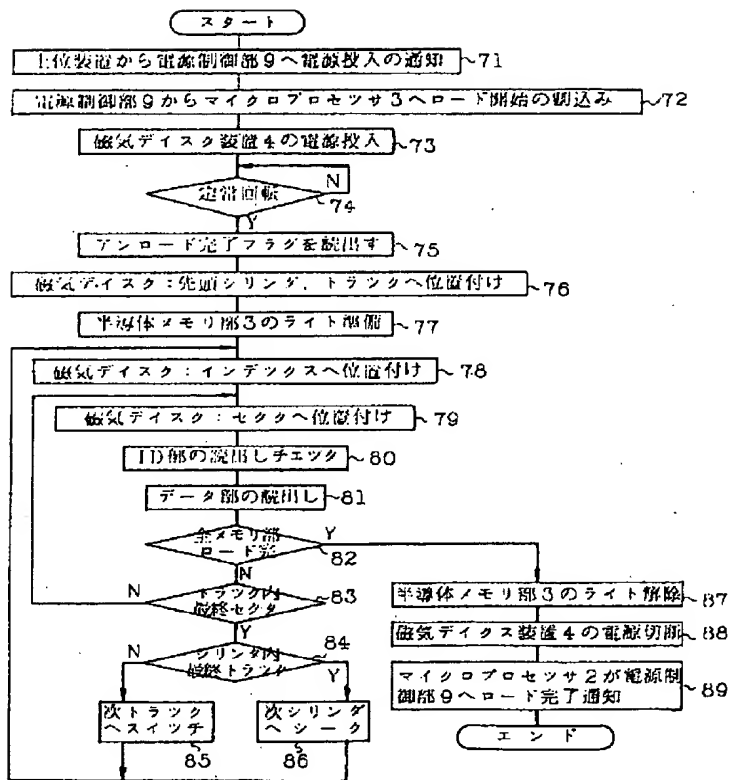
第 3 図



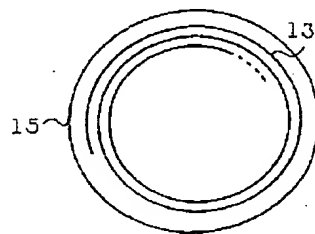
第 4 図



第 5 図



第 6 図



第 7 図

